

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-102589

(43) 公開日 平成11年(1999) 4月13日

(51) Int.Cl.⁹
G11C 15/04識別記号
631FI
G11C 15/04

631G

審査請求 未請求 請求項の数4 FD (全7頁)

(21) 出願番号 特願平9-279525

(22) 出願日 平成9年(1997) 9月28日

(71) 出願人 000004226

日本電信電話株式会社

東京都新宿区西新宿三丁目19番2号

(72) 発明者 宮崎 敏明

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

(72) 発明者 林 経正

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

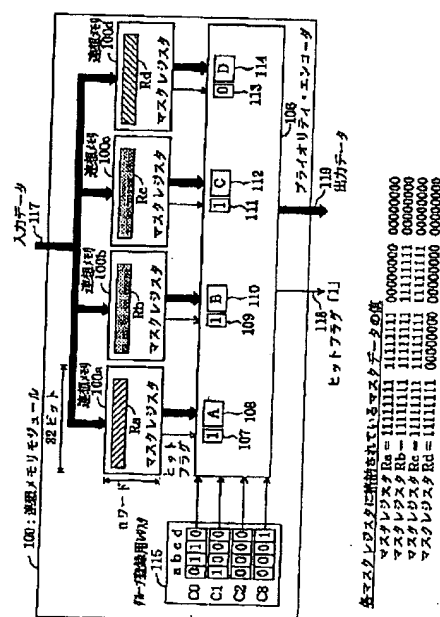
(74) 代理人 弁理士 川久保 新一

(54) 【発明の名称】 連想メモリモジュール

(57) 【要約】

【課題】 ハードウェアでベストマッチ処理を行うことによる高速性と、用意した連想メモリ全体の容量を有効に使用することができる柔軟性とを有する連想メモリモジュールを提供することを目的とするものである。

【解決手段】 プライオリティ・エンコードにおけるデータ選択の優先順序を外部から任意に設定可能な優先順序設定手段を設け、また、入力データを複数の連想メモリのそれぞれに同時に与え、複数の連想メモリのそれぞれに同時に検索を実行させる同時検索実行手段を設け、同時に実行して得られた複数の検索結果から、設定された優先順序に従って、プライオリティ・エンコードが、1つの検索結果を選び出す連想メモリモジュールである。



(1)

(2)

K4210

(2)

特開平11-102589

【特許請求の範囲】

【請求項1】 外部から与えられたマスクデータによって、入力データにマスク処理を施し、上記マスク処理によってマスクされたビット列を検索キーとして取り出し、予め格納してある複数個の被検索データから、上記検索キーとマッチする被検索データを検索する複数の連想メモリと、上記複数の連想メモリのそれぞれが出力した複数個の検索結果から、予め設定された優先順序に従って、1つの検索結果を選び出すプライオリティ・エンコーダとを有する連想メモリモジュールにおいて、上記プライオリティ・エンコーダにおけるデータ選択の上記優先順序を外部から任意に設定可能な優先順序設定手段と；上記入力データを上記複数の連想メモリのそれぞれに同時に与え、上記複数の連想メモリのそれぞれに同時に検索を実行させる同時検索実行手段と；を有し、上記同時に実行して得られた複数の検索結果から、上記設定された優先順序に従って、上記プライオリティ・エンコーダが、1つの検索結果を選び出すことを特徴とする連想メモリモジュール。

【請求項2】 請求項1において、

上記優先順序設定手段は、上記連想メモリモジュール内にN個の連想メモリが存在する場合、上記プライオリティ・エンコーダによる選択優先順序が定められているN種類以下のグループを設け、上記複数の連想メモリのそれぞれが上記グループのうちのどのグループに属するかを示すグループ登録用レジスタを有し、上記グループ登録用レジスタの値を変更することのみによって、上記複数の連想メモリのうちの所定の連想メモリを、上記N種類以下のグループのうちの所望のグループに登録する手段を持つことを特徴とする連想メモリモジュール。

【請求項3】 外部から与えられたマスクデータによって、入力データにマスク処理を施し、上記マスク処理によってマスクされたビット列を検索キーとして取り出し、予め格納してある複数個の被検索データから、上記検索キーとマッチする被検索データを検索する複数の連想メモリと、上記複数の連想メモリのそれぞれが出力した複数個の検索結果から、予め設定された優先順序に従って、1つの検索結果を選び出す第1のプライオリティ・エンコーダとを有する連想メモリモジュールにおいて、上記第1のプライオリティ・エンコーダにおけるデータ選択の上記優先順序を外部から任意に設定可能な第1の優先順序設定手段と、上記入力データを上記複数の連想メモリのそれぞれに同時に与え、上記複数の連想メモリのそれぞれに同時に検索を実行させる同時検索実行手段とを有する複数の連想メモリモジュールと；上記複数の連想メモリモジュールのそれぞれから出力された複数個の検索結果から、予め設定された優先順序に従って、1つの検索結果を選び出す第2のプライオリティ・エンコーダと；上記第2のプライオリティ・エンコーダにおけるデータ選択の上記優先順序を外部から任意に設

定可能な第2の優先順序設定手段と；を有し、上記複数の連想メモリモジュールが階層的に構成されていることを特徴とする連想メモリモジュール群。

【請求項4】 請求項3において、

上記複数の被検索データを格納し、上記連想メモリモジュール群の出力信号をアドレスとみなし、上記格納された複数の被検索データのうちの、上記アドレスに応じた上記被検索データを最終結果として出力する外部メモリを有することを特徴とする連想メモリモジュール群。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、入力データの一部のビット列を検索キーとし、連想メモリモジュールに内蔵されているデータ記憶手段に予め格納されている複数のデータ群からなるデータテーブルの中から、上記検索キーと一致する項目を含むデータ群を検索し、その内容または格納位置を読み出す機能を持ち、しかも、上記検索キーが複数のデータ群と同時に一致しているときに、検索キーのビット列が最も長いものと一致しているデータ群を取り出す連想メモリモジュールに関する。

【0002】

【従来の技術】複数の入出力ポートを持つIPルーティング処理装置（ルータ）を用いて、IPルーティング処理を行うには、入力ポートに到着したパケットのヘッダ情報から、32ビットの「相手IPアドレス」を検出し、この検出された相手IPアドレスに適合する出力ポートに、上記到着したパケットを送出する必要があり、つまり、到着したパケットを送出すべき出力ポートを決定する必要がある。この場合、上記「相手IPアドレス」を検索キーとし、ルータ内に存在するルーティングテーブル中の項目を検索し、上記検索キーと一致した上記項目に登録されている出力ポートを選択することによって、上記到着したパケットを送出すべき出力ポートを決定する。

【0003】この出力ポートを決定する処理として、ベストマッチ方式が採用されている。このベストマッチ処理は、まず、ルーティングテーブル内のIPアドレスを、そのIPアドレス毎に1対1対応で、別途用意されているネットマスク情報によって、「相手IPアドレス」の一部のビットをマッチングの対象から除外するマスク処理を行った後、このマスク処理されたデータを検索キーとして、被検索データと比較処理し、複数の候補とマッチすると、マスクの長さ（マスクのビット幅）が最も長いデータ（マッチング対象から除外したビット幅が最も短いデータ）を最優先候補として採用する処理である。

【0004】マスクデータ上、「1」の立っているビットが比較対象であるとした場合、たとえば、マスクデータが「11111111 11111111 11111111 00000000」である32ビット幅のデ

(3)

特開平11-102589

ータ(比較対照が24ビットであるデータ)と、マスクデータが「11111111 11111111 00000000 00000000」である32ビット幅のデータ(比較対照が16ビットであるデータ)とに、検索キーがマッチした場合、比較対象が24ビットである前者のデータを選択する。

【0005】このベストマッチ処理は、ルーティング処理の主要部分であるにもかかわらず、従来は、CPUを使用してソフトウェアでベストマッチ処理を実行しているので、ルータ自身のスループットの向上が阻止されるという問題がある。

【0006】

【発明が解決しようとする課題】一方、内容を高速に比較するハードウェアとして、連想メモリ(CAM)が従来知られている。この従来の連想メモリは、入力データに対して一律にマスク処理を行い、内容を検索するのみであり、上記ベストマッチ処理を行うために格納されている各IPアドレス毎に、個別にマスク処理を行うものではない。ところで、ベストマッチ処理に用いるマスクデータは、一般に、複数のIPアドレスに対して同一であることが、通信の規約上、多いので、従来の連想メモリを複数使い、上記ベストマッチ処理を実行することが考えられる。

【0007】つまり、まず、マスクデータが同一である「相手IPアドレス」を有する被検索データを、同一の連想メモリに格納する。この場合、各連想メモリがそれぞれ有するマスクデータ格納レジスタには、上記同一のマスクデータをセットしておく。実際に検索処理を行う場合、まず、入力データ(検索データ)を各連想メモリに同時に与え、各連想メモリ毎のマスク処理と検索とを一斉に実行する。次に、それぞれの検索結果を、別途設けたプライオリティ・エンコーダに送り、連想メモリが出力した複数の検索結果のうちで、ビット幅が最も長いマスクデータを持つ検索結果を最終的に採用する。このようにすることによって、ベストマッチ処理を実現することができる。

【0008】しかし、上記のように従来の連想メモリを複数用いてベストマッチ処理を実行する場合、格納すべき被検索データの件数を予め想定することができないので、ベストマッチ処理を実行する回路を構成するときに、各マスクデータに対して用意すべき連想メモリの容量を予測することができない。

【0009】すなわち、同一のマスクデータを持つ被検索データ(検索すべき相手IPデータ)の件数は、マスクデータ毎にバラツキがあることが予想され、したがって、各マスクデータに対して同一容量の連想メモリを用意すると、容量に過不足が生じ、用意した連想メモリ全体の容量を有効に使用できない可能性があるという問題がある。

【0010】本発明は、ハードウェアでベストマッチ処

理を行うことによる高速性と、用意した連想メモリ全体の容量を有効に使用することができる柔軟性とを有する連想メモリモジュールを提供することを目的とするものである。

【0011】

【課題を解決するための手段】本発明は、外部から与えられたマスクデータによって、入力データにマスク処理を施し、上記マスク処理によってマスクされたビット列を検索キーとして取り出し、予め格納してある複数の被検索データから、上記検索キーとマッチする被検索データを検索する複数の連想メモリと、上記複数の連想メモリのそれぞれが出力した複数の検索結果から、予め設定された優先順序に従って、1つの検索結果を選び出すプライオリティ・エンコーダとを有する連想メモリモジュールにおいて、上記プライオリティ・エンコーダにおけるデータ選択の上記優先順序を外部から任意に設定可能な優先順序設定手段を設け、また、上記入力データを上記複数の連想メモリのそれぞれに同時に与え、上記複数の連想メモリのそれぞれに同時に検索を実行させる同時検索実行手段を設け、上記同時に実行して得られた複数の検索結果から、上記設定された優先順序に従って、上記プライオリティ・エンコーダが、1つの検索結果を選び出す連想メモリモジュールである。

【0012】

【発明の実施の形態および実施例】図1(1)は、本発明の一実施例である連想メモリモジュール100を示す回路図である。

【0013】連想メモリモジュール100は、4つの連想メモリ(CAM)100a、100b、100c、100dと、グループ登録用レジスタ115とを有する。

【0014】連想メモリ100a、100b、100c、100dのそれぞれは、入力データ117に対して一律にマスク処理を行う回路を内蔵し、マスクデータを格納するマスクレジスタRa、Rb、Rc、Rdをそれぞれ内蔵している。ここで、連想メモリ100a、100b、100c、100dは、32ビットを1ワードとした場合、nワードの容量を有する。また、各マスクレジスタRa、Rb、Rc、Rdの容量もそれぞれ32ビットである。

【0015】被検索データとマスクデータとは1対1で対応され、互いに同一のマスクデータを有する被検索データ同士が1つのグループにグループ化され、各グループ単位で、互いに異なる連想メモリに被検索データが格納される。また、上記マスクデータは、それぞれ対応する連想メモリに内蔵されているマスクレジスタにセットされる。

【0016】連想メモリ100a、100b、100c、100dのそれぞれに設けられているマスクレジスタRa、Rb、Rc、Rdのそれぞれには、図1(2)に示す値が格納されているとする。そして、マスクレジ

(4)

特開平11-102589

スタRa~Rdが格納しているマスクデータが互いに同じであれば、それらを1つのグループにまとめ、したがって、図1(2)に示す状態では、4つのマスクレジスタが、「Ra」、「Rb」、「Rc」、「Rd」という3つのグループに分けられる。図1(1)において、同じグループに属するマスクレジスタには、互いに同じ模様を付して表示してある。

【0017】連想メモリモジュール100は、最大4種類のマスクデータを有する被検索データを格納することができ、連想メモリ100a~100dは、検索の結果一致した被検索データが存在していることを示すヒットフラグと、上記検索の結果一致した被検索データとを出力する。一致した被検索データが存在する場合、ヒットフラグが「1」になり、一致した被検索データが存在しない場合、ヒットフラグが「0」になる。そして、連想メモリ100a~100dがそれぞれ出力した信号は、全てプライオリティ・エンコーダ106に入力される。

【0018】プライオリティ・エンコーダ106は、複数のヒットフラグが「1」になった場合、どれを最終的に出力にするかを定める優先順序に従って、「1」になった複数のヒットフラグの中から、1つのヒットフラグを選択し、この選択されたヒットフラグに対応する被検索データを選択するものである。上記優先順序は、グループ登録用レジスタ115の値によって決定される。

【0019】グループ登録用レジスタ115は、4つの連想メモリ100a、100b、100c、100dのそれぞれがどのグループに属するのかわかるものであり、4本のレジスタC0、C1、C2、C3を有し、レジスタC0、C1、C2、C3はそれぞれ4ビットで構成され、上記4ビットは、図1中、左から、連想メモリ100a、100b、100c、100dにそれぞれ対応している。

【0020】たとえば、図1に示す実施例において、レジスタC0が「0110」であるから、連想メモリ100bと100cとの2つの連想メモリが、グループC0に属し、レジスタC1が「1000」であるから、連想メモリ100aがグループC1に属し、レジスタC2が「0000」であるから、グループC2に属する連想メモリは存在せず、レジスタC3が「0001」であるから、連想メモリ100dがグループC3に属する。

【0021】そして、同一のグループに属する連想メモリのそれぞれは、互いに同一のマスクデータを持ち、つまり、上記同一のグループに属する連想メモリのマスクレジスタには、互いに同じマスクデータがセットされる。この場合、レジスタC0、C1、C2、C3の順に、優先度が高いグループであるとし、その順に、ビット幅が長いマスクデータを持つ被検索データを、対応する連想メモリに格納する。上記実施例では、図1(2)に示すように、連想メモリ100bと100cとの優先度が最も高く、連想メモリ100aの優先度が次に高

く、連想メモリ100dの優先度が最後に高い。

【0022】ここで、同一グループに属する連想メモリの優先度は、図1に示すグループ登録用レジスタ115中、より左側に位置するもの程、高いとする。したがって、上記実施例では、連想メモリ100bの優先度が、連想メモリ100cの優先度よりも高い。

【0023】プライオリティ・エンコーダ106は、上記規則に従って、入力データに関する優先度を一意に決定することができる。

【0024】つまり、連想メモリモジュール100は、外部から与えられたマスクデータによって、入力データにマスク処理を施し、上記マスク処理によってマスクされたビット列を検索キーとして取り出し、連想メモリ100a~100dに予め格納してある複数の被検索データから、上記検索キーとマッチする被検索データを検索する複数の連想メモリ100a~100dが設けられ、複数の連想メモリ100a~100dのそれぞれが出力した複数の検索結果から、予め設定された優先順序に従って、1つの検索結果を選び出すプライオリティ・エンコーダ106が設けられた連想メモリモジュールであり、優先順序設定手段と同時に検索実行手段とを有するものである。また、上記優先順序設定手段は、プライオリティ・エンコーダ106におけるデータ選択の上記優先順序を外から任意に設定可能な手段であり、同時検索実行手段は、上記入力データを複数の連想メモリ100a~100dのそれぞれに同時に与え、複数の連想メモリ100a~100dのそれぞれに同時に検索を実行させる手段である。

【0025】次に、上記実施例の動作について説明する。

【0026】図1に示す実施例では、入力データ117を4つの連想メモリ100a、100b、100c、100dに同時に加え、その入力データを検索し、この検索の結果、検索キーと一致する被検索データが、連想メモリ100a、100b、100cに存在するとする。すなわち、ヒットフラグ107、109、111、113が、それぞれ、「1」、「1」、「1」、「0」になったとすると、上記4つの連想メモリ100a、100b、100c、100dのうちで、連想メモリ100bの優先度が一番高いことが、グループ登録用レジスタ115の設定内容から分かる。つまり、レジスタC0、C1、C2、C3の順に、優先度が高く、また、図1に示すグループ登録用レジスタ115中、より左側に位置するもの程、優先度が高いので、連想メモリ100bの優先度が一番高いことになる。

【0027】したがって、プライオリティ・エンコーダ106は、最終結果として、連想メモリ100bの値110を出力データ119として出力し、さらに、連想メモリモジュール100の全体として一致データが存在していることを知らせるヒットフラグ118を「1」にし

(5)

特開平11-102589

て外部に知らせる。上記実施例によれば、上記ベストマッチ処理を実現することができる。

【0028】また、上記実施例によれば、グループ登録用レジスタ115の設定に応じて、4つの連想メモリ100a、100b、100c、100dを、いかようにもグループ分けすることができる。たとえば、マスクの種類が3種類であり、それぞれの被検索データの件数がn以下であった場合、3つの連想メモリ、たとえば連想メモリ100a、100b、100cによって対応できる。すなわち、被検索データが新たに追加され、所定のマスクデータのグループ（たとえば連想メモリ100a）のみに対応するマスクデータが、1つの連想メモリに格納することができる被検索データの件数であるn件を超えた場合、n+1件以降の被検索データに対応するマスクデータを、連想メモリ100dに格納し（つまり、連想メモリ100dのマスクレジスタRdに、連想メモリ100aに書き込まれているマスクデータと同一のマスクデータを書き込み）、さらに、連想メモリ100aが属するグループに、連想メモリ100dが属するように、対応するグループ登録用レジスタ115の値を書き換えればよい。

【0029】このように、所定のグループに属する1つの連想メモリに格納される被検索データの数が多くなったときに、上記被検索データに対応するマスクデータを、上記1つの連想メモリとは別の連想メモリに格納し、上記所定のグループに、上記別の連想メモリが属するように、対応するグループ登録用レジスタ115の値を書き換えればよい。このようにすることによって、既に登録されている被検索データ等を一切変更することなく、n件の新たな被検索データの格納領域を新たに作ることができる。

【0030】また、図1に示す実施例において、グループ登録用レジスタ115を構成するレジスタの数を、グループの総数（＝連想メモリの数）と同じにし、上記各レジスタのビット幅を連想メモリの数と同じに設定したので、グループ登録用レジスタ115の総ビット数は、連想メモリの個数の2乗になる。たとえば、図1に示す実施例では、グループ登録用レジスタ115の総ビット数は、 $4 \times 4 = 16$ ビットになる。このようにしてあるのは、プライオリティ・エンコーダの論理を簡単化するためにとった方策である。ところで、各連想メモリがどのグループに属するのかを表現できればよいので、そのグループの番号をエンコードし、2進数で表現するようにしてもよい。たとえば、図1に示す実施例では、4つのグループが存在し、それぞれのグループ番号を、「00」、「01」、「10」、「11」のように設定すれば、グループの番号を2ビットで表現することができる。このようにすると、 $4 \times 2 = 8$ ビットによって、プライオリティ・エンコーダにおける被検索データの優先順位を制御することができる。

【0031】また、グループ化を行わず、各連想メモリに一意の順番をつけることによって、プライオリティ・エンコーダの優先順位を制御するようにしてもよい。この場合、連想メモリの総数を2進数で表したビット数を、各連想メモリ毎に対応させて持てばよく、レジスタの総ビット数は、グループの番号をエンコードする上記の場合と同様である。これによって、プライオリティ・エンコーダの論理が、グループの番号をエンコードする上記場合よりも一般に簡単になる。しかし、各連想メモリに一意の順番をつけるようにすると、既に使用している連想メモリよりも、新たに追加した連想メモリの優先順位を上げたいときに、他の連想メモリの優先順位を1番づつ前後にずらす必要が生じ、このために、対応するレジスタの値を書き換える必要が生ずる場合がある。これに比べ、連想メモリモジュール100のようにグループ登録用レジスタ115を用いれば、既に存在する同一グループに新たな連想メモリを追加する場合は、既に設定してある他のレジスタの値を変更する必要がない。

【0032】図2は、本発明の他の実施例である連想メモリモジュール群200を示す回路図であり、大規模なベストマッチ処理を行う回路構成を示す図である。

【0033】連想メモリモジュール群200は、連想メモリモジュール200a、200b、200cと、プライオリティ・エンコーダ211と、グループ登録用レジスタ215とを有する。

【0034】連想メモリモジュール200a、200b、200cは、それぞれ連想メモリモジュール100と同様の連想メモリモジュールである。

【0035】プライオリティ・エンコーダ211、グループ登録用レジスタ215のそれぞれの機能は、図1に示すプライオリティ・エンコーダ106、グループ登録用レジスタ115の機能と同様である。

【0036】つまり、連想メモリモジュール群200は、外部から別途与えられたマスクデータによって、入力データにマスク処理を施し、上記マスク処理によってマスクされたビット列を検索キーとして取り出し、予め格納してある複数個の被検索データから、上記検索キーとマッチする被検索データを検索する複数の連想メモリと、上記複数の連想メモリのそれぞれが出力した複数個の検索結果から、予め設定された優先順位に従って、1つの検索結果を選び出す第1のプライオリティ・エンコーダとを有し、上記第1のプライオリティ・エンコーダにおけるデータ選択の上記優先順位を外部から任意に設定可能な第1の優先順位設定手段と、上記入力データを上記複数の連想メモリのそれぞれに同時に与え、上記複数の連想メモリのそれぞれに同時に検索を実行させる同時検索実行手段とを有する複数の連想メモリモジュールと、上記複数の連想メモリモジュールのそれぞれから出力された複数個の検索結果から、予め設定された優先順位に従って、1つの検索結果を選び出す第2のプライオリ

(6)

特開平11-102589

リティ・エンコーダと、上記第2のプライオリティ・エンコーダにおけるデータ選択の上記優先順序を外部から任意に設定可能な第2の優先順序設定手段とを有し、上記複数の連想メモリモジュールが階層的に構成されている連想メモリモジュール群である。

【0037】連想メモリモジュール群200において、入力データ（検索キー）217は、連想メモリモジュール200a、200b、200cのそれぞれに同時に送られ、並列に検索処理され、全体の検索結果212が得られる。図2に示すように、連想メモリモジュール200a、200b、200cを階層的に構成すると（つまり、複数の連想メモリモジュール100を階層的に構成すると）、1つの連想メモリモジュールのみを使用する場合に比べて、検索時間をあまり犠牲にすることなく大規模化を容易に図ることができる。つまり、連想メモリモジュール群200における連想メモリモジュール200a、200b、200cは、同時に検索処理を行うので、1つの連想メモリモジュールのみの処理と、その時間は同じであり、プライオリティ・エンコーダ211の処理時間のみが余分にかかるのみである。

【0038】連想メモリモジュール群200によれば、連想メモリモジュールを階層的に用いることによって、より大規模なベストマッチ処理を行うハードウェアを容易に実現することができる。

【0039】また、被検索データ1件あたりのデータ量が多い場合は、検索結果212をアドレスとみなし、外部に別途設けた半導体メモリ213のアドレス端子に上記アドレスを加え、最終結果214を得るようにすればよい。

【0040】このようにすれば、連想メモリモジュール200a、200b、200cに搭載する連想メモリ自体の容量を削減することができる。つまり、被検索データに含まれている情報（出力ポートを特定する情報、装置のセッティングに必要な各種パラメータ等の情報）を連想メモリ100a～100dに格納するようにすると、その分だけ、連想メモリ100a～100dに格納する（エントリーする）ことができる被検索データの数が少なくなるが、被検索データに含まれている情報（出力ポートを特定する情報、装置のセッティングに必要な各種パラメータ等の情報）を、連想メモリ100a～100dに格納せずに、連想メモリモジュール群200の外部に設けた半導体メモリ213に格納し、半導体メモリ213から最終結果214を出力するようにすれば、連想メモリモジュール200a、200b、200cに搭載する連想メモリ自体に格納する1つの被検索データ

の容量を削減することができる。

【0041】つまり、複数の被検索データを格納し、連想メモリモジュール群200の出力信号をアドレスとみなし、上記格納された複数の被検索データのうちで、上記アドレスに応じた上記被検索データを最終結果として出力する外部メモリを有するようにすればよい。

【0042】また、連想メモリモジュール群200において、グループ登録用レジスタ215を用いているので、既に存在する同一グループに新たな連想メモリを追加する場合、既に設定してある他のレジスタの値を変更する必要がない。

【0043】また、上記各実施例は、インターネットプロトコル（IP）のためのルーティング処理等で用いられるベストマッチ処理を高速に行う用途に適する。

【0044】

【発明の効果】本発明によれば、入力データを一律にしかマスク処理ができない従来型の連想メモリを複数用いた場合、ベストマッチ処理を高速に行うハードウェアを構成することができ、また、単純構成した場合にマスクデータ毎に発生する連想メモリ容量の過不足を阻止することができるという効果を奏する。

【図面の簡単な説明】

【図1】本発明の一実施例である連想メモリモジュール100を示す回路図である。

【図2】本発明の他の実施例である連想メモリモジュール群200を示す回路図であり、大規模なベストマッチ処理を行う回路構成を示す図である。

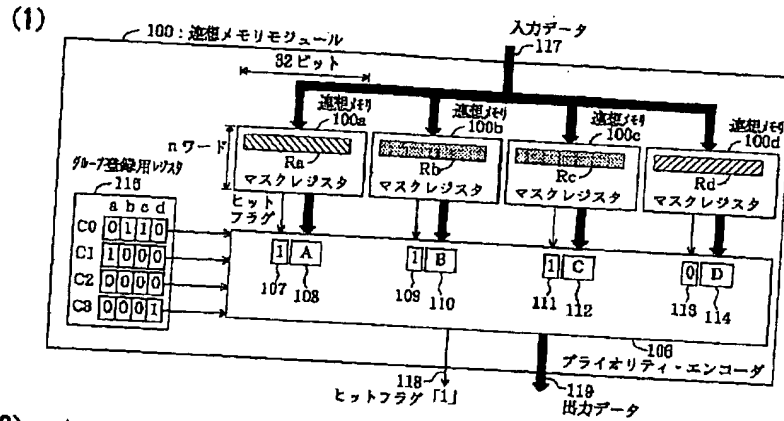
【符号の説明】

100…連想メモリモジュール、
100a、100b、100c、100d…連想メモリ、
Ra、Rb、Rc、Rd…マスクレジスタ、
106…プライオリティ・エンコーダ、
115…グループ登録用レジスタ、
117…入力データ、
118…出力データ、
200…連想メモリモジュール群、
200a、200b、200c…連想メモリモジュール、
211…プライオリティ・エンコーダ、
215…グループ登録用レジスタ、
213…半導体メモリ、
217…入力データ、
214…出力データ。

(7)

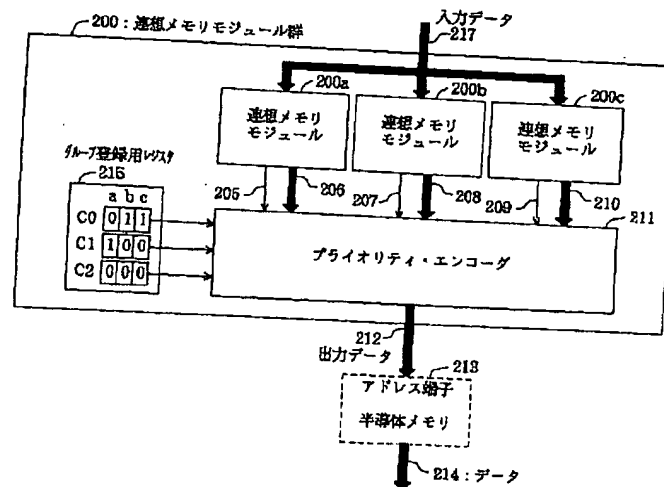
特開平11-102589

【図1】



- (2) 各マスクレジスタに格納されているマスクデータの値
- マスクレジスタ Ra = 11111111 11111111 00000000 00000000
- マスクレジスタ Rb = 11111111 11111111 11111111 00000000
- マスクレジスタ Rc = 11111111 11111111 11111111 00000000
- マスクレジスタ Rd = 11111111 00000000 00000000 00000000

【図2】



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-102589

(43)Date of publication of application : 13.04.1999

(51)Int.Cl.

G11C 15/04

(21)Application number : 09-279525

(71)Applicant : NIPPON TELEGR & TELEPH CORP
<NTT>

(22)Date of filing : 26.09.1997

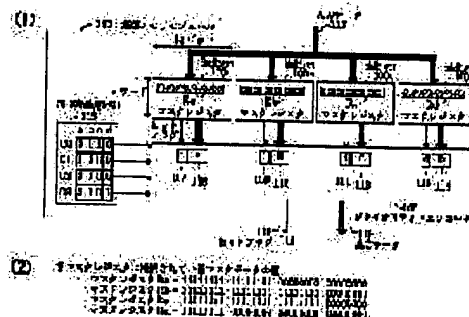
(72)Inventor : MIYAZAKI TOSHIAKI
HAYASHI TSUGUMASA

(54) ASSOCIATION MEMORY MODULE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an association memory module having a high speed property being produced by performing best matching processing using hardware, and the flexibility for using the capacity of the entire prepared association memory module effectively.

SOLUTION: The memory module 100 has a means capable of arbitrarily setting the order of priority of data selection in a priority encoder 106 from the outside, and a simultaneous retrieval execution means for simultaneously giving input data to each of a plurality of association memories 100a-100d and for allowing each of a plurality of association memories 100a-100d to simultaneously execute retrieval. Then, the priority encoder 106 selects one retrieval result from a plurality of retrieval results being obtained by simultaneously executing the retrieval.



LEGAL STATUS

[Date of request for examination] 21.11.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application]

converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

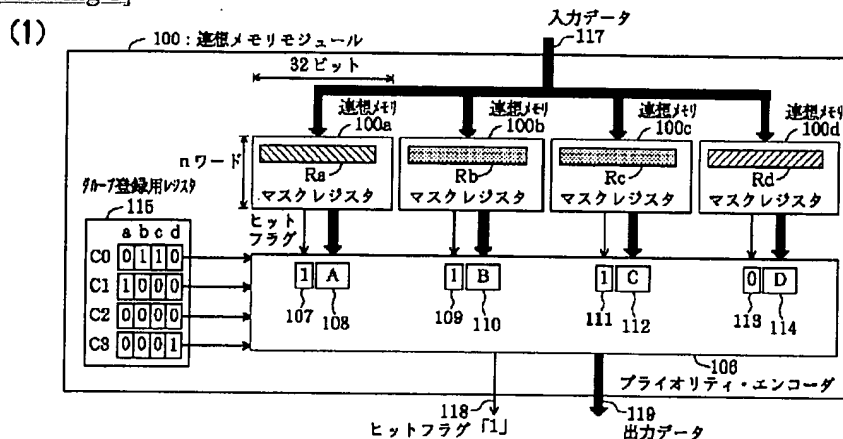
* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

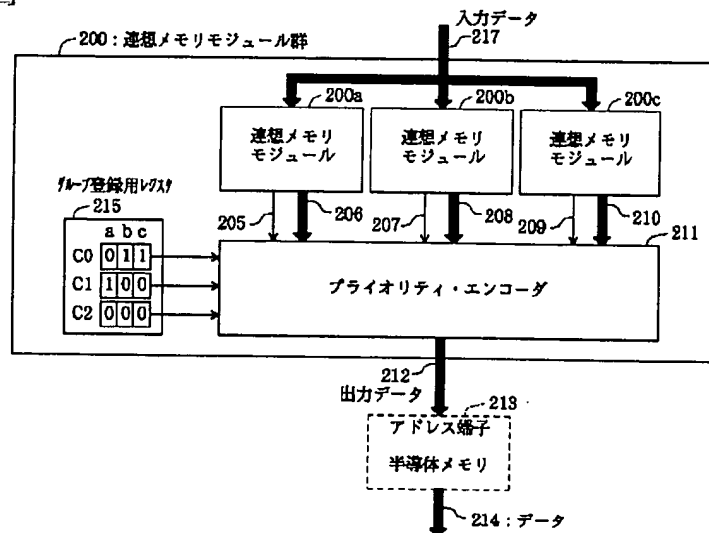
[Drawing 1]



(2) 各マスクレジスタに格納されているマスクデータの値

マスクレジスタ Ra = 11111111 11111111 00000000 00000000
 マスクレジスタ Rb = 11111111 11111111 11111111 00000000
 マスクレジスタ Rc = 11111111 11111111 11111111 00000000
 マスクレジスタ Rd = 11111111 00000000 00000000 00000000

[Drawing 2]



* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the circuit diagram showing the associative memory module 100 which is one example of this invention.

[Drawing 2] It is the circuit diagram showing the associative memory module group 200 which are other examples of this invention, and is drawing showing the circuit arrangement which perform large-scale best match processing.

[Description of Notations]

100 -- Associative memory module,
100a, 100b, 100c, 100d -- Associative memory,
Ra, Rb, Rc, Rd -- Mask register,
106 -- Priority encoder,
115 -- Register for group registration,
117 -- Input data,
118 -- Output data,
200 -- Associative memory module group,
200a, 200b, 200c -- Associative memory module,
211 -- Priority encoder,
215 -- Register for group registration,
213 -- Semiconductor memory,
217 -- Input data,
214 -- Output data.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] Out of the data table which consists of two or more data constellations beforehand stored in the data-storage means which this invention makes a search key the bit string of a part of input data, and is built in the associative memory module When the data constellation containing the item which is in agreement with the above-mentioned search key is searched, it has the function which reads the content or a store position and the above-mentioned search key is moreover simultaneously [with two or more data constellations] in agreement The bit string of a search key is related with the associative memory module which takes out the data constellation which is in agreement with the longest thing.

[0002]

[Description of the Prior Art] In order to perform IP routing processing using the IP routing processor (router) with two or more input/output port, it is necessary to determine the output port which should deliver the packet which needed to detect the 32-bit "partner IP address", and needed to send out the packet which carried out [above-mentioned] arrival to the output port which suits this detected partner IP address, that is, arrived from the header information of the packet which reached input port. In this case, the above "a partner IP address" is made into a search key, the item in the routing table which exists in a router is searched, and the output port which should deliver the packet which carried out [above-mentioned] arrival is determined by choosing the output port registered into the above-mentioned item which was in agreement with the above-mentioned search key.

[0003] The best match method is adopted as processing which determines this output port. This best match processing is one for one correspondence for every IP address of the about the IP address in routing table first. After performing mask processing excepted from the object of a matching of the bit of a part of "partner IP address" using the network mask information currently prepared separately, this data by which mask processing was carried out is made into a search key. When comparison processing is carried out with searched data and two or more candidates are matched, it is processing which adopts the data (data with the shortest bit width of face excepted from the matching object) with the longest length (bit width of face of a mask) of a mask as a candidate of the highest priority.

[0004] On a mask data, when [the bit which stands as for "1"] it is a comparison object (for example, when a search key matches the data (data whose comparison contrast is 24 bits) of the 32 bit width of face whose mask data is "11111111 11111111 11111111 00000000", and the data (data whose comparison contrast is 16 bits) of the 32 bit width of face whose mask data is "11111111 11111111 00000000 00000000"), a comparison object chooses the data of the former which is 24 bits.

[0005] Although this best match processing is the main fraction of routing processing, since best match processing is conventionally performed by software using CPU, there is a problem that the enhancement in the own throughput of a router is prevented.

[0006]

[Problem(s) to be Solved by the Invention] On the other hand, the associative memory (CAM) is conventionally known as hardware which compares the content at high speed. This conventional associative memory does not perform mask processing individually for each [which is stored in order that mask processing may be uniformly performed to input data and searching the content may only perform the above-mentioned best match processing] IP address of every. By the way, the mask data used for best match processing can consider that they generally perform the above-mentioned

best match processing on communicative convention to two or more IP addresses, using the conventional associative memory two or more since there are many same things.

[0007] That is, a mask data stores in the same associative memory first the searched data which have the same "partner IP address." In this case, each associative memory sets the mask data of the above-mentioned identity to the mask-data store register which it has, respectively. When actually performing reference processing, first, input data (reference data) is simultaneously given to each associative memory, and mask processing for every associative memory and reference are performed all at once. Next, it sends to the priority encoder which established each reference result separately, and, finally the reference result in which bit width of face has the longest mask data is adopted among two or more reference results which the associative memory outputted. By doing in this way, best match processing is realizable.

[0008] However, since the number of cases of the searched data which should be stored cannot be beforehand assumed when performing best match processing as mentioned above, using the conventional associative memory two or more, when the circuit which performs best match processing is constituted, capacity of the associative memory which should be prepared to each mask data cannot be predicted.

[0009] That is, excess and deficiency arise in capacity and the number of cases of the searched data (partner IP data which should be searched) with the same mask data has the problem that capacity of the prepared whole associative memory may be unable to be used effectively in it, when it is expected that there is variation for every mask data, therefore the associative memory of the same capacity is prepared to each mask data.

[0010] this invention aims at offering the associative memory module which has the rapidity by performing best match processing by hardware, and the flexibility which can use the capacity of the prepared whole associative memory effectively.

[0011]

[Means for Solving the Problem] this invention performs mask processing to input data by the mask data given from the exterior. Two or more associative memories which search the searched data which match the above-mentioned search key from two or more searched data which take out the bit string by which the mask was carried out as a search key, and have been beforehand stored by the above-mentioned mask processing, In the associative memory module which has the priority encoder which selects one reference result out of two or more reference results which each of two or more above-mentioned associative memories outputted according to the priority foreword set up beforehand The priority foreword setting means which can be set up is arbitrarily established for the above-mentioned priority foreword of the data selection in the above-mentioned priority encoder from the exterior. Moreover, the above-mentioned input data is simultaneously given each of two or more above-mentioned associative memories. A simultaneous-search execution means to make each of two or more above-mentioned associative memories perform reference simultaneously is established. the above -- it is the associative memory module as which the above-mentioned priority encoder selects one reference result out of two or more reference results which perform simultaneously and were obtained according to the priority foreword by which a setup was carried out [above-mentioned]

[0012]

[The gestalt and example] of implementation of invention Drawing 1 (1) is a circuit diagram showing the associative memory module 100 which is one example of this invention.

[0013] The associative memory module 100 has four associative memories (CAM) 100a, 100b, 100c, and 100d and the register for group registration 115.

[0014] Associative memories [100a, 100b, 100c, and 100d] each builds in the circuit which performs mask processing uniformly to input data 117, and builds in the mask registers Ra, Rb, Rc, and Rd which store a mask data, respectively. Here, associative memories 100a, 100b, 100c, and 100d have the capacity of n words, when 32 bits is made into a single word. Moreover, the capacity of each mask registers Ra, Rb, Rc, and Rd is also 32 bits, respectively.

[0015] It corresponds by the one for one, grouping of the searched data which have the same mask data mutually is carried out to one group, searched data and a mask data are each group unit, and searched data are stored in a mutually different associative memory. Moreover, the above-mentioned mask data is set to the mask register built in the associative memory which corresponds, respectively.

[0016] Suppose that the value shown in drawing 1 (2) is stored in each of the mask registers Ra, Rb, Rc, and Rd prepared in associative memories [100a, 100b, 100c, and 100d] each. And if the mask data which mask registers Ra-Rd store is mutually the same, four mask registers will be divided into the three groups "Ra", "Rb, Rc", and "Rd" in the

status which they are collected into one group, therefore shows in drawing 1 (2). In drawing 1 (1), the same pattern is mutually given to the mask register belonging to the same group, and it has displayed on it.

[0017] The associative memory module 100 can store the searched data which have a maximum of four kinds of mask datas, and associative memories 100a-100d output the hit flag which shows that the searched data which were in agreement as a result of reference exist, and the searched data which were in agreement as a result of the above-mentioned reference. A hit flag is set to "0" when the searched data which the hit flag was set to "1" and were in agreement when congruous searched data existed do not exist. And all the signals that associative memories 100a-100d outputted, respectively are inputted into the priority encoder 106.

[0018] When two or more hit flags are set to "1", according to the priority foreword which defines which is finally made an output, from two or more hit flags set to "1", the priority encoder 106 chooses one hit flag, and chooses the searched data corresponding to this selected hit flag. The above-mentioned priority foreword is determined by the value of the register for group registration 115.

[0019] The register for group registration 115 Four associative memories 100a and 100b, It is what shows to which group each (100c and 100d) belongs. It has four registers C0, C1, C2, and C3, registers C0, C1, C2, and C3 consist of 4 bits, respectively, and the above-mentioned 4 bits correspond to associative memories 100a, 100b, 100c, and 100d from the left among drawing 1, respectively.

[0020] For example, in the example shown in drawing 1, since a register C0 is "0110" Two associative memories with associative memories 100b and 100c belong to a group C0. The **** memory which associative-memory 100a belongs to a group C1 since a register C1 is "1000", and belongs to a group C2 since a register C2 is "0000" does not exist, but since a register C3 is "0001", 100d of associative memories belongs to a group C3.

[0021] And the same mask data is mutually set to the mask register of the associative memory which each of the associative memory belonging to the same group has the same mask data mutually, that is, belongs to the group of the above-mentioned identity. In this case, in the order of registers C0, C1, C2, and C3, suppose that it is a group with a high priority, and the searched data which have a mask data with long bit width of face in the order are stored in a corresponding associative memory. As the above-mentioned example shows to drawing 1 (2), the priority with associative memories 100b and 100c is the highest, next the priority of associative-memory 100a is high, and the priority of 100d of associative memories is high at the end.

[0022] More nearly here, what is located in left-hand side makes high the priority of the associative memory belonging to the same group among the register for group registration 115 shown in drawing 1. Therefore, in the above-mentioned example, the priority of associative-memory 100b is higher than the priority of associative-memory 100c.

[0023] The priority encoder 106 can determine the priority about input data as a meaning according to the above-mentioned rule.

[0024] The associative memory module 100 by that is, the mask data given from the exterior Perform mask processing to input data and the bit string in which the mask was carried out by the above-mentioned mask processing is taken out as a search key. From two or more searched data beforehand stored in associative memories 100a-100d Two or more associative memories 100a-100d which search the searched data which match the above-mentioned search key are formed. From two or more reference results which associative memories [two or more / 100a-100d] each outputted According to the priority foreword set up beforehand, it is the associative memory module in which the priority encoder 106 out of which one reference result is selected was formed, and has a priority foreword setting means and a simultaneous-search execution means. Moreover, the above-mentioned priority foreword setting means is a means which can be set up arbitrarily from the exterior about the above-mentioned priority foreword of the data selection in the priority encoder 106, and a simultaneous-search execution means is a means to give the above-mentioned input data simultaneously to associative memories [two or more / 100a-100d] each, and to make associative memories [two or more / 100a-100d] each perform reference simultaneously.

[0025] Next, an operation of the above-mentioned example is explained.

[0026] Input data 117 is simultaneously applied to four associative memories 100a, 100b, 100c, and 100d, the input data is searched with the example shown in drawing 1, and the searched data which are in agreement with a search key presuppose in it, that it exists in associative memories 100a, 100b, and 100c as a result of this reference. That is, supposing the hit flags 107, 109, 111, and 113 are set to "1", "1", "1", and "0", respectively, the content of a setting of the register for group registration 115 shows that the priority of associative-memory 100b is the highest among the four above-mentioned associative memories 100a, 100b, 100c, and 100d. In the order of registers C0, C1, C2, and C3, a

priority is high, and among the register for group registration 115 shown in drawing 1, since a priority is high, the priority of associative-memory 100b will be that is, as the highest as what is located in left-hand side.

[0027] Therefore, as an end result, the priority encoder 106 outputs the value 110 of associative-memory 100b as output data 119, sets to "1" further the hit flag 118 which tells the thing of the associative memory module 100 which correspondence data exist collectively, and tells it outside. According to the above-mentioned example, the above-mentioned best match processing is realizable.

[0028] Moreover, according to the above-mentioned example, according to a setup of the register for group registration 115, **** can also carry out the group division of the four associative memories 100a, 100b, 100c, and 100d. For example, there are three modalities of mask, and when the number of cases of each searched data is below n, it can correspond by the associative memory 100a, 100b, and 100c whose number is three, for example, associative memories. Searched data are newly added and namely, the mask data only corresponding to the group (for example, associative-memory 100a) of a predetermined mask data When n affairs which are the number of cases of searched data storable in one associative memory are exceeded, The mask data corresponding to the searched data after n+1 affair is stored in 100d of associative memories (that is,). The same mask data as the mask data currently written in associative-memory 100a is written in the mask register Rd of 100d of associative memories. Furthermore, what is necessary is just to rewrite the value of the corresponding register for group registration 115 in the group to which associative-memory 100a belongs, so that 100d of associative memories may belong.

[0029] Thus, what is necessary is to store the mask data corresponding to the above-mentioned searched data in the associative memory other than the one above-mentioned associative memory, and just to rewrite the value of the corresponding register for group registration 115 in the above-mentioned predetermined group so that the associative memory by the above may belong when the number of the searched data stored in one associative memory belonging to a predetermined group increases. The store field of the new searched data of n affairs can newly be made, without changing entirely the searched data already registered by doing in this way.

[0030] Moreover, in the example shown in drawing 1, since the number of the registers which constitute the register for group registration 115 was made the same as that of the total (the number of = associative memories) of a group and the bit width of face of each above-mentioned register was set up similarly to the number of associative memories, the total number of bits of the register for group registration 115 becomes the square of the number of an associative memory. For example, in the example shown in drawing 1, the total number of bits of the register for group registration 115 becomes $4 \times 4 = 16$ bit. Thus, there is a policy taken in order to simplify the logic of a priority encoder. By the way, since what is necessary is just to be able to express to which group each associative memory belongs, the number of the group is encoded and it may be made to express in a binary digit. For example, in the example shown in drawing 1, if four groups exist, and each group number is set up as shown in "00", "01", "10", and "11", the number of a group can be expressed by 2 bits. If it does in this way, the priority of the searched data in a priority encoder is controllable by $4 \times 2 = 8$ bit.

[0031] Moreover, grouping is not performed but it may be made to control the priority of a priority encoder by giving the order of a meaning to each associative memory. In this case, the total number of bits of a register is the same as that of the case of the above which encodes the number of a group that what is necessary is to make the number of bits which expressed the total of an associative memory with the binary digit correspond for every associative memory, and just to have it. Generally by this, it becomes easy rather than the above-mentioned case the above-mentioned logic of a priority encoder encodes the number of a group. However, when the order of a meaning is given to each associative memory, it will be necessary to shift the priority foreword of every No. 1 of other associative memories forward and backward, and, for this reason, the need of rewriting the value of a register may arise to raise the priority of the more newly than the associative memory already used added associative memory. If the register for group registration 115 is used like the associative memory module 100 compared with this, when adding a new associative memory to the same group which already exists, it is not necessary to change the value of other already set-up registers.

[0032] Drawing 2 is a circuit diagram showing the associative memory module group 200 which are other examples of this invention, and is drawing showing the circuit arrangement which perform large-scale best match processing.

[0033] The associative memory module group 200 has the associative memory modules 200a, 200b, and 200c, the priority encoder 211, and the register for group registration 215.

[0034] The associative memory modules 200a, 200b, and 200c are the associative memory module 100 and the same associative memory module, respectively.

[0035] Each function of the priority encoder 211 and the register for group registration 215 is the same as the function of the priority encoder 106 shown in drawing 1, and the register for group registration 115.

[0036] The associative memory module group 200 by that is, the mask data separately given from the exterior Perform mask processing to input data and the bit string in which the mask was carried out by the above-mentioned mask processing is taken out as a search key. Two or more associative memories which search the searched data which match the above-mentioned search key from two or more searched data stored beforehand, From two or more reference results which each of two or more above-mentioned associative memories outputted According to the priority foreword set up beforehand, it has the 1st priority encoder which selects one reference result. Arbitrarily the above-mentioned priority foreword of the data selection in the priority encoder of the above 1st from the exterior The 1st priority foreword setting means which can be set up, Two or more associative memory modules which have a simultaneous-search execution means to give the above-mentioned input data simultaneously to each of two or more above-mentioned associative memories, and to make each of two or more above-mentioned associative memories perform reference simultaneously, The 2nd priority encoder which selects one reference result out of two or more reference results outputted from each of two or more above-mentioned associative memory modules according to the priority foreword set up beforehand, It is the associative memory module group which it has arbitrarily the 2nd priority foreword setting means which can be set up from the exterior, and two or more above-mentioned associative memory modules consist of hierarchical in the above-mentioned priority foreword of the data selection in the priority encoder of the above 2nd.

[0037] In the associative memory module group 200, input data (search key) 217 is simultaneously sent to each of the associative memory modules 200a, 200b, and 200c, reference processing is carried out in parallel, and the whole reference result 212 is obtained. Large-scale-ization can be attained easily, without making retrieval time into a sacrifice not much compared with the case where only one associative memory module is used, if the associative memory modules 200a, 200b, and 200c are constituted hierarchical, as shown in drawing 2 (if it being got blocked and two or more associative memory modules 100 being constituted hierarchical). That is, since the associative memory modules 200a, 200b, and 200c in the associative memory module group 200 perform reference processing simultaneously, processing and time of only one associative memory module are the same, and it is only that only the processing time of the priority encoder 211 starts too much.

[0038] According to the associative memory module group 200, the hardware which performs more large-scale mast match processing is easily realizable by using an associative memory module hierarchical.

[0039] Moreover, what is necessary is to consider that the reference result 212 is the address, to add the above-mentioned address to the address terminal of the semiconductor memory 213 prepared outside separately, and just to obtain an end result 214, when there is much amount of data per searched data.

[0040] If it does in this way, the capacity of the associative memory [itself] carried in the associative memory modules 200a, 200b, and 200c is reducible. That is, if the information (informations, such as an information which specifies an output port, and various parameters required for setting of equipment) included in searched data is stored in associative memories 100a-100d Although the number of the part of searched data storable in associative memories 100a-100d decreases The information (informations, such as an information which specifies an output port, and various parameters required for setting of equipment) included in searched data If it stores in the semiconductor memory 213 prepared in the exterior of the associative memory module group 200 and it is made to output an end result 214 from semiconductor memory 213, without storing in associative memories 100a-100d The capacity of one searched data stored in the associative memory carried in the associative memory modules 200a, 200b, and 200c itself is reducible.

[0041] That is, to store two or more searched data and what is necessary is just made to have external memory which considers that the output signal of the associative memory module group 200 is the address, and outputs the above-mentioned searched data according to the above-mentioned address as an end result among two or more searched data by which the store was carried out [above-mentioned].

[0042] Moreover, in the associative memory module group 200, since the register for group registration 215 is used, when adding a new associative memory to the same group which already exists, it is not necessary to change the value of other already set-up registers.

[0043] Moreover, each above-mentioned example is suitable for the intended use which performs best match processing used by routing processing for Internet Protocol (IP) etc. at high speed.

[0044]

[Effect of the Invention] When the hardware which performs best match processing at high speed when two or more

associative memories of the conventional type to which input data is not made as for uniform mask processing are used according to this invention can be constituted and a simple configuration is carried out, the effect that the excess and deficiency of the associative-memory capacity generated for every mask data can be prevented is done so.

[Translation done.]